

PATENT ABSTRACTS OF JAPAN

(11)Publication number:

05-082714

(43)Date of publication of application: 02.04.1993

(51)Int.CI.

H01L 25/00

H03F 1/30

(21)Application number: 03-239403

(71)Applicant: HITACHI COMMUN SYST INC

(22)Date of filing:

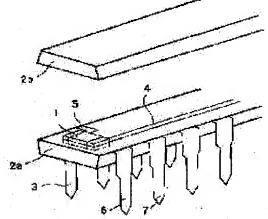
19.09.1991

(72)Inventor: YAMAMOTO HIROYUKI

(54) BYPASS CAPACITOR-BUILT IN IC

(57) Abstract:

PURPOSE: To eliminate the need for discrete packaging to each bypass capacitor board when mounting a bypass capacitor with IC on the board. CONSTITUTION: An operating power source to IC chips (not shown) built—in with an IC main body 2 (2a and 2b) is supplied by way of an internal Vcc pattern 4 and an internal GND pattern 5. When a chip capacitor is preliminarily connected between the internal Vcc pattern 4 and the internal GND pattern 5 during the power supply, the above construction fulfills the function of a bypass capacitor.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2000 Japanese Patent Office

(19)日本国特許庁(JP)

(12) 公開特許公報(A)

(11)特許出願公開番号

特開平5-82714

(43)公開日 平成5年(1993)4月2日

(51)Int.Cl.5

識別記号。

庁内整理番号

FΙ

技術表示箇所

H01L 25/00

B 7220-4M

H03F 1/30

B 8836-5 J

審査請求 未請求 請求項の数1(全 3 頁)

(21)出願番号

特願平3-239403

(22)出願日

平成3年(1991)9月19日

(71)出顧人 000233479

日立通信システム株式会社

神奈川県横浜市戸塚区戸塚町180番地

(72)発明者 山本 浩之

神奈川県横浜市戸塚区戸塚町180番地 日

立通信システム株式会社内

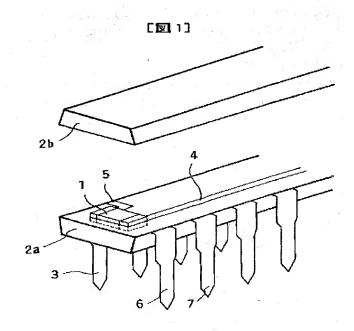
(74)代理人 弁理士 秋本 正実

(54)【発明の名称】 バイパスコンデンサ内蔵 I C

(57)【要約】

【目的】 バイパスコンデンサがICとともに基板上に 実装されるに際し、バイパスコンデンサ各々の基板への 個別実装を不要とすること。

【構成】 IC本体2(2a,2b)に内蔵されている ICチップ(図示せず)への動作電源は内部Vccパターン4および内部GNDパターン5を介し供給されているが、その際、内部Vccパターン4、内部GNDパターン5間にチップコンデンサ1を予め接続せしめておく場合は、これがバイパスコンデンサとしての機能を果すところとなるものである。



【特許請求の範囲】

【請求項1】 チップコンデンサをバイパ<u>スコンデンサ</u> として内蔵してなる構成のバイパスコンデンサ内蔵 I

【発明の詳細な説明】

[0001]

【産業上の利用分野】本発明は、ICの内部構成に係わ り、特に高周波ノイズ除去用バイパスコンデンサを内蔵 してなるICに関するものである。

[0002]

【従来の技術】従来、ICを基板に実装する場合、直流 電源に含まれている高周波ノイズを除去すべく、IC各 々に対するバイパスコンデンサは半田付け等によって、 ICとは別個にその近傍の電源ライン上に実装されてい るのが実情である。

[0003]

【発明が解決しようとする課題】以上のように、これま でにあっては、IC各々での誤動作を防止すべく、IC 近傍にはバイパスコンデンサが実装されているわけであ るが、基板上に実装される I Cの数が多くなる程にバイ パスコンデンザが多く要され、その実装作業量の増加は 否めないばかりか、バイパスコンデンサの実装数や半田 接点数の増加によって、実装基板全体としての信頼性が いきおい劣化されるものとなっている。本発明の目的 は、バイパスコンデンサがICとともに基板上に実装さ れるに際し、バイパスコンデンサ各々の基板への個別実 装が不要とされたバイパスコンデンサ内蔵ICを供する にある。

[0004]

【課題を解決するための手段】上記目的は、ICにチッ、30 プコンデンサをバイパスコンデンサとして内蔵せしめる ことで達成される。

[0005]

【作用】IC本体内のVcc-GND間にチップコンデ ンサが挿入されるべく、IC本体内にチップコンデンサ をバイパスコンデンサとして内蔵せしめる場合は、その ICの基板への実装は、取りも直さずバイパスコンデン サの基板への同時実装を意味するところとなるものであ る。

[0006]

【実施例】以下、本発明を図1,図2により説明する。 図1は本発明によるそのバイパスコンデンサ内蔵 I Cの 一例での一部分解斜視状態の概略を、また、図2

(a), (b) はそれぞれそのパイパスコンデンサ内蔵 ICの一部平面、正面(各種入出力信号ピンや電源関係 ピンは図示省略)を示したものである。これによる場 合、IC本体2 (2a, 2b) にはいわゆるICチップ (図示せず) が適当な態様で内蔵されており、そのIC チップへの電源は内部Vccパターン4および内部GNDパ ターン5を介し供給されるものとなっている。内部 Vcc パターン4はVec供給ピン(図示せず)に、また、内部 GNDパターン5はGNDピン3に電気的に接続されているわ 10 けであるが、ICチップとそのIC外部との間では各種 信号が入出力信号ピン6、7を介し授受されるものとな っている。

【0007】さて、ICチップは内部Vccパターン4お よび内部GNDパターン5を介し供給される電源によって 動作しているが、その電源中に高周波ノイズが混入され ている場合には、その所期の動作を期待し得なくなり誤 動作することは明らかである。このため、これまでにあ ってはバイパスコンデンサがそのIC近傍に実装されて いたものであるが、本発明ではそのバイパスコンデンサ をIC本体2内に予め内蔵せしめるように構成したもの である。図1に示すように、内部Vccパターン4、内部 GNDパターン5間にはチップコンデンサ1が接続されて いるが、これを以てバイパスコンデンサとして機能せし めようというものである。このように、ICにバイパス コンデンサを予め内蔵せしめておく場合は、ICの基板 上への実装は即バイパスコンデンサの実装もが同時に達 成されるものである。

[0008]

【発明の効果】以上説明したように、請求項1によれ ば、バイパスコンデンサがICとともに基板上に実装さ れるに際し、バイパスコンデンサ各々の基板への個別実 装が不要とされる結果、実装基板全体としての信頼性が 図られることになる。

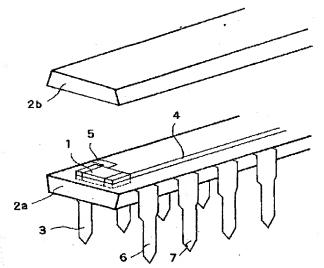
【図面の簡単な説明】

【図1】図1は、本発明によるそのパイパスコンデンサ 内蔵ICの一例での分解斜視状態を概略として示す図 【図2】図2(a), (b)は、それぞれそのバイパス コンデンサ内蔵ICの一部平面、正面を示す図

【符号の説明】

40 1…チップコンデンサ、2 (2a, 2b) … I C本体、 3…GNDピン、4…内部Vccパターン、5…内部GNDパタ -ン、6、7…入出力信号ピン

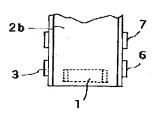
【図1】



【図2】

[図2]





(b)

